

登録コード	TSG71500	開講年度	2026				
授業科目	CMOSアナログ集積回路設計特別実験Ⅱ					担当教員	宮地 幸祐
英文授業名	CMOS Analog Integrated Circuit Design Laboratory 2					副担当	
単位数	4	講義期間	不定期	曜日・時限	集中・不定期	対象学生	電気電子工学分野2年生
講義室				授業形態	実験	備考	
信大コンピテンシー	非該当						
(1)授業の達成目標	【授業で得られる「学位授与の方針」要素】					⇔	【授業の達成目標】
	2 6 TSカリ, 2 5 TSカリ, 2 4 TSカリ						
	【専攻】環境調和社会, 知識基盤社会を多様に支える工学分野の高度な専門知識と実践的技術力					⇔	・専門知識を用いて自身の研究テーマを適切かつ効率的に推進できるようにする
	【専攻】さまざまな課題に対処できる高い情報収集・分析能力とグローバルな情報発信能力					⇔	・得られた研究結果・成果を世界の既存研究と相対化し、適切に情報発信できるようにする
	【専攻】専門知識に基づいて自らの思考や妥当性を論理的に説明できる批判的思考力					⇔	・研究結果、成果の位置付け、妥当性、意義を説明できるようになる
(2)授業の概要	特別実験では、研究室設置の機材を用い、集積回路工学分野の国際的な水準に見合う研究を遂行することにより、研究者・開発者としての基本能力の涵養を図るとともに、研究室での議論等を通じプレゼンテーションの能力も養う。これにより修士研究・修士論文作成のための基礎とする。						
(3)授業計画	毎週1回、研究室ゼミを開き、各自の実験、研究内容を他の学生に説明するとともに、学生同士でも意見を交流する。 第 1-6 週 CMOSアナログ集積回路のアーキテクチャ検討と設計システムに要求される性能要求を検討し、そこからブロック構成アーキテクチャの検討や各アナログ回路に要求される仕様の検討を行う。 第 7-16 週 シミュレーションによるシステム・回路設計 システム検討した仕様の妥当性を、システムシミュレーションツールを利用しながら確認する。ここからさらに各アナログ回路の要求仕様も決定していく。そして得られた各回路ブロックの仕様を満たす集積回路の設計を行う。集積回路設計のシミュレーションもツールを用いて適切なシミュレーションベンチを構築し、精度や効率を追求する。 第 17-22 週 レイアウト設計と集積回路試作 設計した回路を集積回路上に実装するレイアウト設計を行う。効率的だが回路性能を引き出し、不良を出さない適切なレイアウト技術を身に付ける。 第 23-30 週 集積回路評価ボードの作成と評価 試作した集積回路を評価する評価基板の設計、実装を行い、評価装置などを通して所望の設計コンセプトや性能が達成できているか確認する。これを通して適切な評価技術も身に付ける。						
(4)成績評価の方法	ゼミへの参加態度や発表内容から実験、研究への取り組み方とその結果に基づいて評価する。						
(5)成績評価の基準	(i) 問題の設定が適切であり, (ii) その問題の背景を説明できており, (iii) その問題にどのような課題があるのかを指摘できており, (iv) それらの課題に対して既存の学説が提示する解決法を適切に把握できており, (v) その上で自分の見解を提示できており, かつ, 教員を感心させるレベルにあれば「卓越している」。(i) から (v) の5項目を満たしていれば「かなり上にある」。4項目までできていれば「やや上にある」。3項目までできていれば「合格水準にある」。						
(6)事前事後学習の内容	各自予習復習を行い、ルール・マニュアル等の資料を確認しながら操作習熟し、正しい知識・技能の定着に務めること。						
(7)履修上の注意	特になし。						
(8)質問,相談への対応	研究室で随時対応する。						
(9)その他							
【教科書】	指定しない						
【参考書】	指定しない						