

登録コード	TSG01500	開講年度	2026			
授業科目	CMOSアナログ集積回路設計特論				担当教員	宮地 幸祐
英文授業名	CMOS Analog Integrated Circuit Design				副担当	LEE SOOBEO
単位数	2	講義期間	前期	曜日・時限	水曜・3時限	対象学生
講義室	工W7-206教室		授業形態	講義	備考	電気電子工学分野1年生，修士2年生
信大コンピテンシー	非該当					
(1)授業の達成目標	【授業で得られる「学位授与の方針」要素】			【授業の達成目標】		
	2 6 TSカリ， 2 5 TSカリ， 2 4 TSカリ， 2 3 TSカリ					
	【専攻】環境調和社会，知識基盤社会を多様に支える工学分野の高度な専門知識と実践的技術力				・CMOSプロセス、デバイス、レイアウトについての基本事項について説明できる。 ・各種CMOS演算増幅器の特徴と設計パラメータと性能の関係を説明できる。 ・CMOSプロセスを用いた演算増幅器をはじめとするアナログ回路の基本的な机上設計ができる。	
(2)授業の概要	スライドを用いた講義を中心とする(板書も併用する)。学習内容の定着のために別途演習を行い、その上で評価にはレポートを用いる。					
(3)授業計画	進行に応じて変更することがある 第1回：アナログCMOS集積回路への導入 第2回：CMOSプロセスの基礎 第3回：CMOS集積回路のレイアウト、配線、受動素子 第4回：MOSFETの電気特性 第5回：増幅の概念、節点のインピーダンスと基本増幅回路 第6回：カレントミラー 第7回：差動増幅回路 第8回：増幅回路の周波数特性 第9回：負帰還とその応答 第10回：オペアンプと位相補償、設計方法 第11回：ノイズ、ミスマッチ、歪み 第12回：参照電流源・電圧源回路 第13回：比較器（コンパレータ） 第14回：回路シミュレーション 基本回路設計 第15回：回路シミュレーション オペアンプ設計 実施順に変更ある可能性あり					
(4)成績評価の方法	中間レポート（50%），期末レポート（50%）の結果を総合して評価する。					
(5)成績評価の基準	CMOSアナログ集積回路設計に必要な基本知識とその応用力を測るレポート（中間と期末の合計）で 90点を取れば秀 80点を取れば優 70点を取れば良 60点を取れば可 60点未満は不可					
(6)事前事後学習の内容	週1回の授業で2単位の授業（90時間の学修が必要） 授業時間30時間（2時間×15回），自習学習時間60時間（4時間×15回）					
(7)履修上の注意	半導体工学、電子回路、集積回路工学の基礎知識を有することが必要である。回路シミュレータを使い、積極的に利用して講義内容の理解の促進に役立てること。 回路シミュレータであるLTSPICEを演習でも課題でも使用するため、習熟しておくこと。LTSPICEを使ったことがない者は各自でできるようにしておくこと（使用トレーニングのような予備演習はしないため、注意すること）。					
(8)質問,相談への対応	メールにて事前にアポイントメントを取ること。					
(9)その他						
【教科書】	指定しない					
【参考書】	(1) 谷口研二著「CMOSアナログ回路入門」CQ出版社 ¥2,800(税別) (2) Behzad Razavi著（黒田忠広監訳）「アナログCMOS集積回路の設計 基礎編・応用編」基礎編 ¥4,000、応用編 ¥8,200 （税別） (3) R. Jacob Baker著 CMOS Circuit Design, Layout, and Simulation, Third Edition, Wiley-IEEE Press					