

登録コード	T2C01200	開講年度	2026	県内大学開放授業				
授業科目	コンピュータアーキテクチャ(16T以降)					担当教員	橋本 昌巳	
英文授業名	Computer Architecture					副担当		
単位数	2	講義期間	後期	曜日・時限	月曜・2時限		対象学生	電子情報システム工学科2年生
講義室	工C3-102教室			授業形態	講義	遠隔授業科目	備考	
信大コンピテンシー	非該当							
(1)授業の達成目標	【授業で得られる「学位授与の方針」要素】					⇔	【授業の達成目標】	
	2.5Tカリ, 2.3Tカリ							
	【22T～】専門分野における専門的学力が身についている。					⇔	・コンピュータの基本構成に関する知識を持ち、ハードウェアとソフトウェアの関係を理解して基本動作について説明できるようになる。 ・コンピュータ内部での情報表現方法について整理し、数学的手法に基づいた情報の変換や表現を用いた情報の可視化の基礎を身につける。 ・コンピュータアーキテクチャの概念を理解し、コンピュータハードウェアに関する新たな技法を理解できるようになる。	
(2)授業で学べる「テーマ」	その他							
(3)全学横断特別教育プログラム								
(4)授業の概要	コンピュータの誕生の経緯に始まり、構成要素、仕組みと共に命令セットの演算動作や数値演算回路の動作等について学びながら、「どのようなハードウェアとどのようなソフトウェアを組み合わせるとコンピュータシステムができていくのか」についての知識を習得する。 また、コンピュータの動作を理解するために、プロセッサの命令セットを解説し、例題とともに演習形式で理解を深める。さらに、コンピュータ内での情報交換を目的として、情報の表現方法を整理した後、情報交換のアルゴリズムについて数学的表現を交えて理解する。							
(5)授業計画	講義： 第 1回 コンピュータアーキテクチャの基礎と情報の表現 第 2回 コンピュータの基本構成 第 3回 命令セットアーキテクチャ1（機械語とアセンブリ言語） 第 4回 命令セットアーキテクチャ2（アドレス指定形式と命令形式） 第 5回 命令セットアーキテクチャ3（命令セットの動作・演習） 第 6回 プロセッサアーキテクチャ1（CPUの構成） 第 7回 プロセッサアーキテクチャ2（演算回路） 第 8回 プロセッサアーキテクチャ3（制御回路） 第 9回 メモリアーキテクチャ1（記憶階層） 第10回 メモリアーキテクチャ2（キャッシュメモリ） 第11回 メモリアーキテクチャ3（仮想記憶方式） 第12回 入出力アーキテクチャ・割込みアーキテクチャ 第13回 プロセッサアーキテクチャ4（パイプライン処理） 第14回 プロセッサアーキテクチャ5（高速化技術） 第15回 コンピュータの性能評価とコンピュータの将来・授業アンケート 第16回 期末試験							
(6)成績評価の方法	成績の評価は、期間中のレポート課題(40%)と期末(筆記)試験(60%)の合計で行う。90点以上を秀、90点未満80点以上を優、80点未満70点以上を良、70点未満60点以上を可、60点未満を不可とする。なお、出欠確認は出席確認システムを利用する。							
(7)成績評価の基準	レポート課題並びに期末試験において、授業、教科書等で示された例題と同レベルの問題が短時間で解ければ授業の達成目標の「水準にある」とする。さらに、応用問題が解ければ「やや上にある」、やや難しい応用問題が解ければ「かなり上にある」、例題からは難しい応用問題が解ければ「卓越している」とする。							
(8)事前事後学習の内容	既習の「基礎論理回路」について、必要に応じて復習すること。 授業の予習、復習（課題）の資料をeALPSに掲載するので指示に応じて提出すること。							
(9)履修上の注意	授業情報はeALPSに掲載するので注意すること。							
(10)質問,相談への対応	オフィスアワーの時間は定めないので、質問等の希望日時をメールで連絡すること。 mhasimo@shinshu-u.ac.jp							
(11)その他	なし							
【教科書】	図解コンピュータアーキテクチャ入門, 堀桂太郎著, 森北出版, 2,700円+税（予定）							
【参考書】	コンピュータアーキテクチャ, 成瀬正著, 森北出版 コンピュータの構成と設計第6版(上)(下), D.A.Patterson, J.L.Hennessy著, 成田光彰訳, 日経BP社 コンピュータアーキテクチャのエッセンス第2版, D.E.Comer著, 吉川邦夫訳, 翔泳社							