

登録コード	T2039300	開講年度	2026	県内大学開放授業				
授業科目	LSI工学(16T以降)				担当教員	宮地 幸祐		
英文授業名	LSI Design				副担当			
単位数	2	講義期間	後期	曜日・時限	火曜・4時限		対象学生	電子情報システム工学科3年生，学部3～4年生
講義室	工W1-215教室		授業形態	講義	遠隔授業科目		備考	
信大コンピテンシー	非該当							
(1)授業の達成目標	【授業で得られる「学位授与の方針」要素】				【授業の達成目標】			
	2.5Tカリ，2.3Tカリ							
	【22T～】専門分野における専門的学力が身についている。				・MOSFETの電流電圧特性と重要パラメータについて定性的、定量的に説明できる。 ・基本的なCMOSプロセスを理解した上で回路レイアウトが描ける。 ・MOSFETを用いてCMOS基本論理ゲート自身を論理関数から組める。 ・CMOS LSIにおける伝達遅延の計算と設計ができる。 ・CMOS基本論理ゲートや記憶回路等を組み合わせた回路動作を説明できる。 ・CMOS回路の消費電力の要因と削減方法を説明できる。 ・MOSFETの微細化がCMOS LSIにもたらす影響を説明できる。 ・CMOS LSIの基本的な寄生素子とそれが回路動作に与える影響を説明できる。 ・CMOS LSI設計の基本的な回路シミュレーションができる。			
(2)授業で学べる「テーマ」	その他							
(3)全学横断特別教育プログラム								
(4)授業の概要	プロジェクターを用いて授業計画に沿って講義し、レポート課題により講義内容の定着を図る。プロジェクター資料および演習問題はeALPSを通じて配布する。またCADを用いた設計体験を通して講義内容の理解を促進する。							
(5)授業計画	進行に応じて変更することがある 第1回：CMOS LSIの概要 第2回：CMOSデバイスの基礎 第3回：CMOSプロセス 第4回：CMOSレイアウト設計 第5回：CMOS論理ゲート 第6回：論理ゲートの伝達遅延 基本遅延計算まで 第7回：論理ゲートの伝達遅延 ロジカルエフォートまで 第8回：配線遅延とバッファ 第9回：中間演習 第10回：LSIの消費電力と微細化 第11回：組み合わせ回路 第12回：記憶回路、タイミング制約 第13回：LSI設計における非理想性 第14回：回路シミュレーション演習 第15回：回路シミュレーション演習 バッファ 授業アンケート実施 期末試験							
(6)成績評価の方法	ほぼ毎回出題するレポート課題と演習（30％）と中間レポートまたは演習（30％）及び期末試験（40％）の合計点により、LSI工学の基礎事項を理解しているかどうかと基礎的なCMOS回路の机上設計やシミュレーションができるかを評価する。							
(7)成績評価の基準	秀：90点以上（基本的な概念のみならず、発展的な概念まで十分に理解しており、応用への展開もできる） 優：80点以上90点未満（基本的な概念を十分に理解しており、発展的な概念についてもある程度理解している） 良：70点以上80点未満（基本的な概念を十分に理解している） 可：60点以上70点未満（必要最低限の基本的な概念を理解している） 不可：60点未満（授業内容を理解していない）							
(8)事前事後学習の内容	週1回の授業で2単位の授業（90時間の学修が必要） 授業時間30時間（2時間×15回），自習学習時間60時間（4時間×15回）							
(9)履修上の注意	再試験は行わない。 eALPSの講義資料を必ず印刷してくること。							
(10)質問、相談への対応	授業後その場で受け付ける。 またはメール（kmiyaji@shinshu-u.ac.jp）にて対応する。							
(11)その他	特になし							
【教科書】	指定しない							
【参考書】	・集積回路工学：吉本雅彦著 オーム社 ・CMOS VLSI 回路設計 基礎編・応用編：ウェスト&ハリス著 丸善 ・CMOS集積回路 - 入門から実用まで - ：榎本忠儀著 培風館							

【参考書】	・ Digital Integrated Circuits -A Design Perspective- : J. M. Rabaeyほか著 Prentice Hall
-------	--